

에어로졸 제트 프린팅 기술을 이용한 미세공정 마이크로파 회로 소형화 설계

이지연*, 안달**, 권계시***, 장유나****, 한상민*****

Micro-Fabricated Compact Microwave Circuit Design using the Aerosol Jet Printing Technology

Jiyeon Lee*, Dal Ahn**, Kye-Si Kwon***, Yuna Jang****, and Sang-Min Han*****

본 연구는 순천향대학교 학술연구비와 과학기술정보통신부 및 정보통신기획평가원의 학·석사연계ICT핵심인재양성사업의 연구결과로 수행되었음(IITP-2025-RS-2024-00436500)

요약

본 논문에서는 에어로졸 제트 프린팅(AJP) 기술을 이용한 마이크로파 회로 소형화 설계 방법을 제안하였다. 기존의 PCB 공정의 미세 선폭 구현 한계와 잉크젯 공정의 낮은 금속 밀도에 의한 낮은 양호도(Q-factor) 문제를 해결하기 위해 AJP 기술과 금속 도금 기술을 이용한 새로운 공정 방법을 제안하였다. 제안된 공정에 의해 높은 임피던스 선로를 포함하는 계단형 저역통과여파기를 설계 제작하여 기존 PCB 공정 대비 약 27.7%의 소형화를 구현하였다. 실험 결과 제안된 AJP 공정 기술은 IC 스케일의 다품종 소량생산에 적합한 소형 저가 마이크로파 회로 설계에 응용될 수 있음을 검증하였다.

Abstract

In this paper, a minimized microwave circuit design is proposed using Aerosol Jet Printing (AJP) technology. In order to overcome a conventional PCB process limiting in micro-linewidth fabrication and an ink printing process with low Q-factor lines due to low dense metallic lines, new fabrication process is introduced by combining Aerosol Jet printing and metal plating technology. A stepped impedance lowpass filter embedding high-impedance lines has been designed and fabricated using the proposed process. The lowpass filter circuit is achieved with about 27.7% size reduction compared to the same circuit fabricated by a conventional PCB process. The proposed AJP process is verified to be applicable to IC-scale microwave circuit designs for various compact low-cost applications.

Keywords

micro-printing, nano-scale resolution, microwave circuits, lowpass filters, Q-factor

* 순천향대학교 ICT융합학과
- ORCID: <https://orcid.org/0000-0002-1072-3427>
** 순천향대학교 전기공학과
- ORCID: <https://orcid.org/0000-0003-0556-0771>
*** 순천향대학교 기계공학과
- ORCID: <https://orcid.org/0000-0001-7041-5656>
**** 순천향대학교 전파메카트로닉스연구센터
- ORCID: <https://orcid.org/0000-0001-8481-9344>

***** 순천향대학교 정보통신공학과(교신저자)
- ORCID: <https://orcid.org/0000-0002-7521-6661>

· Received: Apr. 11, 2025, Revised: May 24, 2025, Accepted: May 27, 2025
· Corresponding Author: Sang-Min Han
Dept. of Information & Communication Eng., Soonchunhyang Univ.,
Korea
Tel.: +82-41-530-1343, Email: smhan@sch.ac.kr

I. 서 론

통신 서비스의 다양한 요구에 맞춰 단말 시스템과 회로의 종류, 사이즈, 구조 등도 다양한 요구에 맞는 설계, 제작이 요구되는 시대가 되었다. 특히 시스템 소형화에 대한 요구는 마이크로파 회로의 MMIC/RFIC로의 집적화에 대한 수요를 증가시키고 있으나, 여전히 고가의 공정 비용을 감당하기 위해서는 IC로의 집적은 대량 생산 품고에 한정되어 있는 현실이다[1][2]. 다양한 사용자화된(Customized) 시스템과 모듈, 부품의 개발 요구에 대응하기 위해 LTCC(Low-Temperature Co-fired Ceramic)나 3D 프린팅 등의 적층 공정(Additive manufacturing)을 활용한 다품종 소량생산 기술이 지속적으로 연구되고 있다. 그러나 수 nm의 선폭을 제공하는 IC 공정에 비해 적층 공정 기술들은 공정에 따라 1-50 μm 수준의 선폭 분해능을 제공하고 있다[3]-[5]. 일반 PCB(Printed Circuit Board) 에칭 공정은 저렴한 비용으로 소량 및 대량 생산에 적합하지만, 0.2 mm 이하의 미세한 패턴을 구현하는 데 한계가 있다[6]-[8]. 따라서 공정 비용, 선폭 분해능, 설계 및 제작 소요 기간 등을 고려한 미세 공정이 가능하면서 다품종 소량생산에 적합한 제조 공정이 요구되고 있다.

본 논문에서는 에어로졸 제트 프린팅(AJP, Aerosol Jet Printing) 기술을 이용한 마이크로파 회로 공정 적용 가능성을 검증하여 초미세 공정으로 다품종 소량생산이 가능한 PCB 기반 설계 제조 기술을 제안하였다. AJP 기술은 복잡한 패턴을 정밀하게 구현할 수 있으며, 기존 PCB 에칭 공정에 비해 저비용 및 공정 간소화를 통해 시간 효율성을 높일 수 있다. 기존 AJP 공정이 전송선로 제작 시 낮은 도체 적층에 의해 발생하는 전기전도도와 양호도 문제[9]를 금속 도금 공정[10]을 결합하여 해결하였다. 구성은 서론에 이어 제2절에서 AJP 방식의 마이크로 프린팅 공정기술을 소개하고, 제3절에서 마이크로 프린팅 공정에 의한 아날로그/마이크로웨이브 회로의 적용 가능성을 제시하였다. 제4절에서 제안된 공정 기술에 의해 마이크로파 회로의 공정 제약 극복을 통한 설계 수준 향상도를 회로 설계 및 제작 결과를 통해 검증하였으며, 결론에서 마이크로 프린팅 기술의 응용 및 확장 가능성을 제시하였다.

II. 미세공정 초고주파 회로를 위한 에어로졸 제트 프린팅 공정

마이크로 프린팅(Micro-printing)은 육안으로 식별하기 어려운 마이크로미터 스케일의 미세 패턴을 인쇄하는 기술로 3D 프린팅, 잉크젯 프린팅, 스크린 프린팅 등 다양한 방식을 사용한다. 그중 잉크젯을 이용한 AJP 기술은 평면뿐만 아니라 비평면 구조에서도 고해상도 패턴을 정밀하게 인쇄할 수 있어 다양한 입체 구조의 회로 제작에 우수한 특성을 가지고 있다. 또한 2-3 μm 수준의 미세 선폭으로 원하는 위치(좌표)에 정확하게 잉크를 적층하여 높은 정확도의 패턴 인쇄가 가능하다. 하지만 기판의 물성, 잉크의 점도와 표면 장력 등 물리적 요인이 공정 정밀도에 영향을 미치며, 증착된 잉크의 낮은 치밀도로 인한 전기 전도성 저하는 직류나 저주파 교류 신호 전송에는 큰 영향을 미치지 않으나, 고주파 전송선로를 프린팅 하는 데는 제한 요소로 작용한다[11]-[14]. 본 논문에서는 프린팅된 선로의 도체 밀도와 두께, 전기적 특성 확보를 위해 도금 공정을 결합한 회로 공정을 제시하였다.

그림 1은 마이크로파 회로 설계를 위한 AJP 공정을 보이고 있다. 플라즈마 전처리 단계는 잉크 프린팅 전 기판의 잉크 접착력을 높이는 과정이다. 실버 잉크가 기판에 묻치거나 표면 이물질로 인해 불균일한 잉크 층이 형성되는 문제를 해결할 수 있다. 이를 위해 기판 표면을 탄소-아르곤 플라즈마 처리하여 기판 표면의 친수성을 증가시켜 잉크의 부착력을 향상시키고 오염 물질을 제거하여 보다 정밀한 패턴 구현을 가능하게 한다.

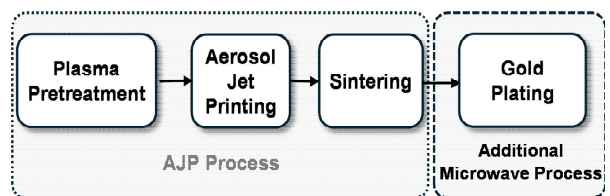


그림 1. 미세공정 초고주파 회로를 위한 AJP 공정
Fig. 1. AJP process for micro-fabricated microwave circuit

AJP 단계는 그림 2에서 보이는 AJP 프린터 장비를 이용하여 에어로졸 상태의 미세 입자를 분사하는 잉크젯 프린팅 기술로 실버 금속 패턴을 기판에

증착시킨다. AJP 기술은 분무기(Atomizer)가 잉크를 끌어올려 에어로졸 상태로 분사함으로써 기판과 접촉하지 않고도 패턴을 형성할 수 있도록 설계되었다. 이러한 비접촉 방식은 분사 속도와 패턴을 정밀하게 제어할 수 있어 복잡한 형상과 구조를 구현하는 데 유리하다.

이 장비의 핵심 요소인 Atomizer를 통해 프린팅 시 투명한 노즐을 통해 잉크가 분사되고, 이물질 제거를 위한 질소 가스는 노란색 노즐을 통해 기판에 분사한다. 가스 배출구가 필터 방향을 향하면 이물질이 제거되고, 노즐 방향으로 향할 경우 잉크가 기판에 도포된다. 이 과정을 통해 작은 입자는 필터에서 걸러지고 크고 균일한 입자만 기판에 분사되어 잉크 도포의 균일성을 높이고 미세 패턴 형성을 가능하게 한다.

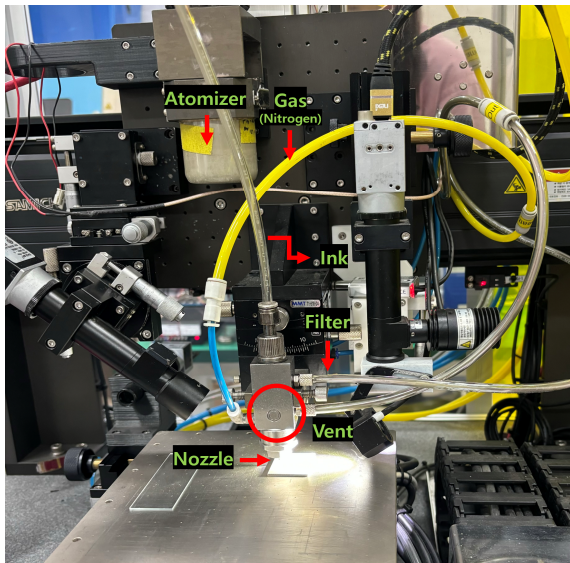


그림 2. 에어로졸 제트 프린터 사진
Fig. 2. Photograph of the aerosol jet printer circuit

AJP 기술을 이용하여 마이크로스트립 선로를 50 μm 선폭으로 프린팅하였다. 그림 3은 프린팅된 선로를 고배율 측정 현미경(Mitutoyo사 MF-UA1020 THD)을 사용하여 촬영한 사진을 보이고 있다. 선폭의 측정 결과 50 μm 에서 균일한 선폭을 유지함을 알 수 있다. 신터링 단계는 프린팅 후 잉크 입자 간의 결합을 위한 고온 소결(Sintering)을 240°C에서 1시간 동안 수행하였다. 이 과정은 잉크 입자를 밀착시켜 선로의 전도성과 균일성을 증가시킨다.

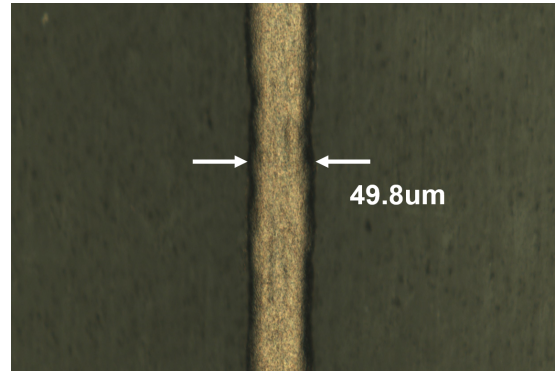


그림 3. AJP된 50 μm 선폭 마이크로스트립 선로 사진
Fig. 3. Photograph of 50 μm microstrip printed by AJP

마이크로파 전송선로는 매우 짧은 파장의 전기 신호를 전송하기 때문에 선로 도체의 균일성과 표피두께(Skin depth) 이상의 선로 두께 확보는 전송 특성에 매우 중요한 영향을 미친다. AJP 기술은 미세한 도체 입자를 분사하여 프린팅하므로 매우 좁은 선폭을 구현하는 데는 유리하나 표피두께 이상의 충분한 두께의 선로를 구현하는 데는 한계가 있다. 따라서 본 연구에서는 프린팅 적층에 의한 두께 확보 시 발생할 수 있는 선로의 불균일성을 막기 위해 전기 도금 후처리 공정을 도입하였다. 전기 도금은 기판에 프린팅된 실버 잉크 위에만 도금이 되므로 미세공정의 선폭과 정교함을 유지하면서 선로의 두께를 확보할 수 있는 공정이다.

그림 4는 전기 도금 공정 전후의 선로의 선폭과 두께를 ET-200(동일 테크노사) 단차 측정기를 이용하여 측정한 결과를 보이고 있다.

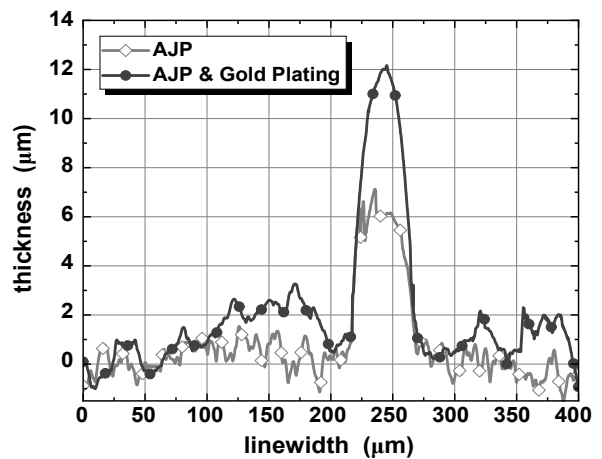


그림 4. 도금 전후 프린팅된 선로의 두께 비교
Fig. 4. Comparison of thicknesses of printed lines before/after gold plating

AJP 공정만으로는 약 6 μm 두께로 선로가 구현되었으나, 금 도금 공정 이후에는 약 12 μm 두께의 선로를 확보하였음을 알 수 있다. 또한 금 도금 공정 전후에 선폭의 차이가 거의 나타나지 않음도 확인하여 금 도금 공정으로 인한 미세선폭 공정의 오차 가능성도 미미함을 확인하였다.

III. 미세공정 마이크로파 회로 성능 평가

본 절에서는 제안된 AJP 기반 미세공정의 고주파 대역 성능을 평가하였다. 마이크로파 대역의 선로의 특성은 전기 전도도와 손실 등에 매우 민감한 영향을 미치므로 적어도 기존 PCB 공정과 같은 성능을 보여야 회로 설계에 적용 가능하다. 이를 위해 선로의 분산 소자 특성과 공진 특성을 선로만으로 구현된 간단한 회로를 통해 검증하였다. 그림 5와 같이 평면 기판에 나선형 인덕터를 기존 PCB 에칭 공정과 AJP 프린팅 공정으로 각각 제작하여 각각의 인덕턴스와 양호도(Q-factor)를 비교하였다.

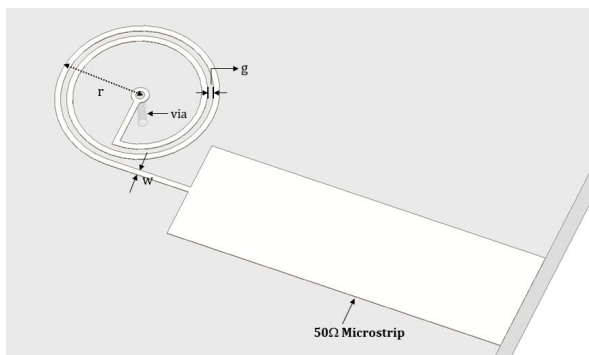


그림 5. 평면 나선형 인덕터 구조
Fig. 5. Configuration of a planar spiral inductor

두 회로 모두 유전율 2.97, 두께 60 mil인 Taconic사의 RF-301 기판을 사용하였으며, 1.27 nH의 인덕턴스를 갖도록 권선 수 2회와 권선 간 간격(g)은 200 μm를 동일하게 설계하였다. 두 회로는 공정에 따라 다른 선폭(w)으로 제작되므로 인덕턴스 조절을 위해 인덕터의 반경 (r)을 달리하여 조절하였다. 기존 PCB 공정은 r=1.82mm와 w=200μm를 갖고, AJP 공정은 r=2mm와 w=50μm이다.

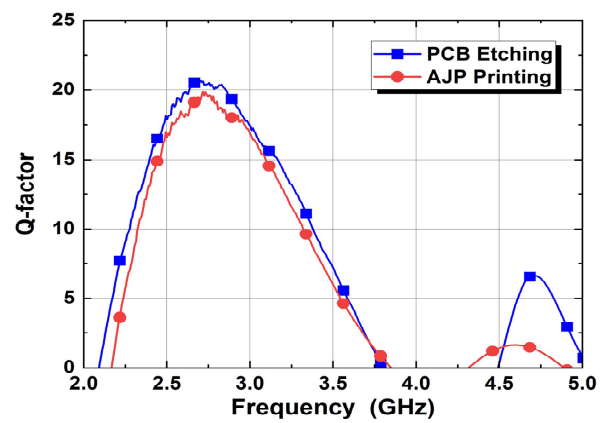
평면 나선형 인덕터는 중심부를 비아(via)로 접지한 1-포트 회로를 구성하여 Z₁₁ 파라미터를 회로 입

피던스로 추출할 수 있도록 설계되었다. 네트워크분석기로 측정된 임피던스(Z)를 이용하여 아래 식 (1)과 같이 인덕턴스(L)를 계산하였으며, 회로의 리액턴스(X, Im(Z))와 저항성분(R, Re(Z))을 이용하여 식 (2)와 같이 양호도(Q)를 계산하였다.

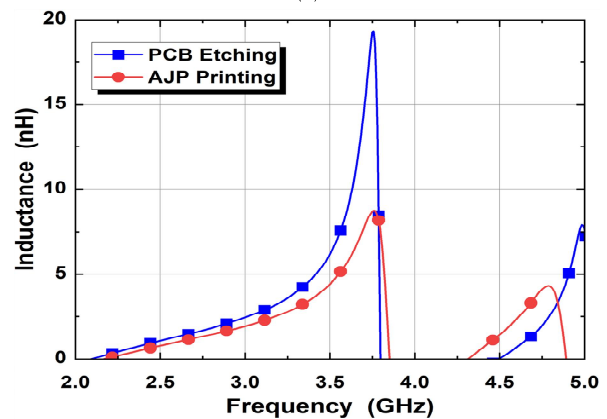
$$L = \frac{Z}{j\omega} = \frac{Im(Z)}{2\pi f} \tag{1}$$

$$Q = \frac{|X|}{R} = \frac{Im(Z)}{Re(Z)} \tag{2}$$

측정된 두 회로의 인덕턴스와 양호도를 그림 6에서 보이고 있다. 두 회로의 인덕턴스와 양호도는 약간의 차이를 보이며 대체로 유사한 값을 나타내었으며, 양호도의 최고값은 PCB 공정은 2.687 GHz에서 19.15, AJP 공정은 2.824 GHz에서 19.58로 대체로 유사한 성능을 나타내었다.



(a)



(b)

그림 6. PCB 에칭 공정과 AJP 프린팅 공정 비교
(a) 양호도, (b) 인덕턴스

Fig. 6. Comparison of PCB etching and AJP printing processes (a) Q-factor (b) Inductance

2.4.3.2 GHz 대역에서 10 이상의 양호도를 유지하여 제안된 미세공정에 의한 마이크로파 선로가 에너지 손실을 최소화하고 안정적이며 효율적인 성능을 제공할 수 있음을 보여준다.

인덕턴스 값도 두 공정에서 유사한 값을 나타내고 있으며, 최대 양호도인 주파수에서 AJP 공정과 PCB 에칭 공정 모두 1.27 nH로 측정되었다. 따라서 제안된 AJP 기술과 도금 공정에 의해 제작된 선로는 기존 공정과 유사한 수준의 회로 설계 신뢰도 (reliability)와 공진 양호도를 나타냄을 확인하였고, 마이크로파 회로를 설계하여 소형화된 회로 설계에 적합함을 검증하였다. 그림 7은 평면 인덕터의 공정 사진을 보이고 있다.

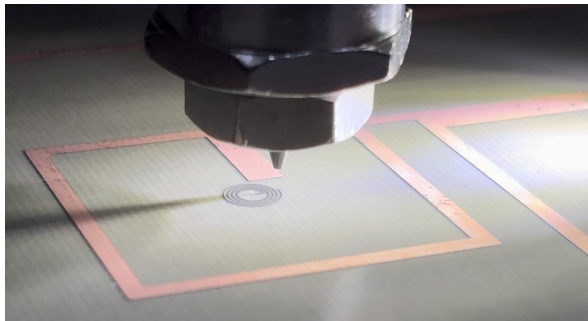


그림 7. 미세공정을 구현하는 AJP 프린팅 사진
Fig. 7. Photograph of AJP printing for micro-fabrication

IV. AJP 기술을 이용한 미세공정 마이크로파 저역 통과 여파기 설계

마이크로 프린팅 기술을 이용하여 계단형 임피던스 저역 통과 여파기를 설계하였다. 계단형 임피던스 저역 통과 여파기는 L, C 소자의 성분을 전송선로의 임피던스로 간단하게 구현하며, 높은 임피던스 (Z_h) 선로로 직렬 인덕터를, 낮은 임피던스(Z_l) 선로로 병렬 캐패시터를 구현한다. 여기서 두 임피던스의 차이가 크면 클수록 회로의 성능을 향상시키고 단 수를 줄일 수 있는데 일반적으로 낮은 임피던스는 선폭을 증가시켜 회로의 크기가 증가되어 회로 면적에 제한되고, 높은 임피던스는 좁은 선폭을 구현할 수 있는 공정에 제안된다.

본 연구에서는 기존의 PCB 에칭 공정과 AJP 프린팅 공정의 높은 임피던스의 좁은 선로를 제작 공

정 한계치를 감안하여 각각 약 1mm와 75 μ m인 100 Ω 과 200 Ω 으로 설정하여 기존 공정 대비 성능 향상과 소형화 가능성을 검증하였다. 또한 여파기의 최대 크기를 결정하는 낮은 임피던스는 동일한 20 Ω 으로 설정하여 동일한 여파기 폭으로 구현할 공정 차이를 비교하였다. 설계에 사용된 두 공정을 이용한 여파기 특성은 표 1과 같다.

표 1. 계단형 임피던스 저역 통과 여파기 설계 규격
Table 1. Specification of the stepped-impedance LFP

		PCB	AJP
cutoff freq. (GHz)		4.5	
attenuation		-20 dB @ 7 GHz	
order of filter		6	
Z_h	impedance (Ω)	100	200
	linewidth (μ m)	984	75
Z_l	impedance (Ω)	20	200
	linewidth (μ m)	12.76	12.76

차단주파수와 저지대역 감쇄 특성에 의해 6단의 여파기를 동일한 낮은 임피던스 선로와 각각 다른 높은 임피던스 선로로 설계하였다. 높은 임피던스의 선로는 PCB 에칭 공정에서 100 Ω , 984 μ m 선폭이고 AJP 프린팅 공정에서 200 Ω , 75 μ m 선폭으로 설계되어 약 13배 이상의 차이를 갖는다. 또한 각 단 선로의 전기적 길이는 아래 식 (3)-(4)와 같이 임피던스에 의해 차이가 주어진다[15].

$$\beta l_h = \frac{LR_0}{Z_h} \quad (\text{inductor length}) \quad (3)$$

$$\beta l_l = \frac{CZ_l}{R_0} \quad (\text{capacitor length}) \quad (4)$$

여기서 L과 C는 저역통과여파기 기본형의 각 소자 값이며, β 는 위상상수, R_0 는 50 Ω , Z_l 는 낮은 임피던스, Z_h 는 높은 임피던스이다. 인덕터를 구현하는 선로의 길이 (l_h)는 식 (3)에서 보는 바와 같이 높은 임피던스(Z_h)에 반비례하여 높은 임피던스를 구현할수록 회로의 길이가 줄어들음을 알 수 있다. 설계된 계단형 임피던스 저역 통과 여파기는 AnSys사의 HFSS 시뮬레이터를 사용하여 설계하였으며, 동일한 차단 주파수 비교를 위한 미세 튜닝을 실시하여 두

공정 모두 동일한 Taconic사의 RF-301 기판을 사용하여 제작하였다.

시뮬레이션과 제작 측정 결과를 아래 그림 8에서 보이고 있다. 차단 주파수는 PCB 에칭 공정에서 시뮬레이션과 측정 결과는 각각 4.47 GHz, 4.40 GHz이며, AJP 프린팅 공정은 각각 4.25 GHz, 4.32 GHz로 나타났다. 감쇄 스펙의 기준인 7 GHz에서 측정 값 기준으로 PCB와 AJP에서 각각 -26.69 dB와 -36.75 dB를 나타내 -20 dB 이하의 스펙을 만족하였다. 두 가지 공정 방식을 통해 얻은 측정 결과를 비교한 결과, 두 방식 모두 비슷한 경향을 보였으나, 동일한 단 수에서 AJP 프린팅 공정의 임피던스 차이가 더 큼에 따라 그림 8과 같이 측정된 S-파라미터가 급격하게 떨어져 스킵트 특성이 좋게 나타났다.

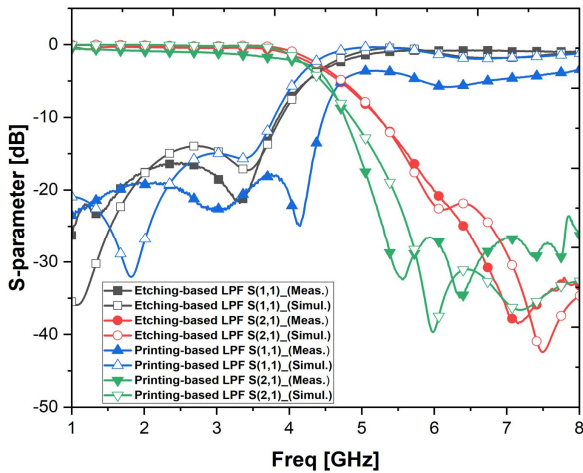


그림 8. 기존 PCB 공정과 제안된 AJP 공정으로 구현된 저역 통과 여파기 시뮬레이션 및 측정 결과

Fig. 8. Simulated and measured results of LPF implemented by conventional PCB and AJP processes

그림 9는 제작된 PCB 에칭과 PCB 프린팅 방식으로 제작된 회로의 사진을 보이고 있다. 두 여파기의 폭(세로)은 동일하며 물리적 길이는 PCB 에칭 방식에서 $a=18.2\text{mm}$ 이고, AJP 프린팅 방식에서 $b=13.2\text{mm}$ 로 측정되었다. 이는 앞서 기술한 바와 같이 인덕터 구현 단의 물리적 길이가 임피던스에 반비례하여 얻을 수 있는 결과로 회로의 면적 기준 동일한 성능의 여파기 구현 시 약 27.7%의 소형화를 가지는 것을 확인하였다.

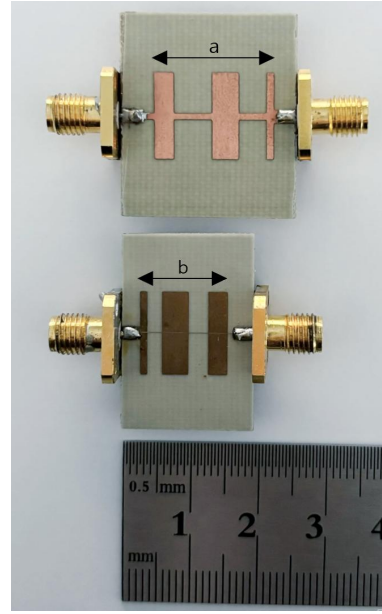


그림 9. PCB 에칭 공정과 AJP 프린팅 공정에 의한 계단형 임피던스 저역 통과 여파기 사진

Fig. 9. Photographs of stepped impedance LPFs implemented by conventional PCB and AJP processes

V. 결 론

본 논문에서는 미세 선폭을 구현할 수 있는 AJP 기술을 이용한 마이크로파 회로 설계 방법을 제안하고, 마이크로파 전송선로를 이용한 회로 설계 가능성과 성능을 제시하였다. 기존 금속 프린팅의 균일성과 치밀성 부족으로 인한 공진기 양호도 불량과 큰 전송 손실의 문제를 금 도금 추가 공정으로 해결하였으며, 제안된 방식이 기존 PCB 에칭에 의한 선로 공진기와 공진주파수, 스킵트 특성, 매칭 특성 등에서 유사한 성능을 가짐을 검증하였다. 제안된 AJP 프린팅 공정기술을 이용할 경우, 미세 선폭의 높은 임피던스 선로의 제작 공정이 가능하여 회로의 소형화와 성능 제고에 기여할 수 있음을 보였다. 이를 위해 높은 임피던스 선로를 요구하는 계단형 임피던스 저역 통과 여파기를 설계하여 동일 성능의 기존 공정에 비해 높은 성능과 약 27%의 회로 소형화를 달성함을 보였다. 본 논문에서 제안된 AJP 방식은 매우 수 마이크론(μm) 스케일의 좋은 선폭 구현이 가능하여 이를 활용할 경우 다품종 소량 생산을 위한 IC 수준의 소형화를 구현할 수 있을 것으로 예상된다.

References

- [1] X. A. Nghiem and R. Negra, "A practical approach for RF circuit size reduction", Proc. German Microwave Conference (GeMiC), Bochum, Germany, pp. 293-296, Mar. 2016. <https://doi.org/10.1109/GEMIC.2016.7461614>.
- [2] G. Stojanovic, T. Ljekar, and R. Sordan, "Scaling meander inductors from micro to nano", International Semiconductor Conference, Sinaia, Romania, pp. 93-96, Sep. 2006. <https://doi.org/10.1109/SMICND.2006.283939>.
- [3] I. Wolff, "Design and technology of microwave and millimeterwave LTCC circuits and systems", Proc. International Symposium on Signals, Systems and Electronics, Montreal, QC, Canada, pp. 505-512, Jul. 2007. <https://doi.org/10.1109/ISSSE.2007.4294524>.
- [4] K. Nishikawa, K. Kamogawa, B. Piernas, M. Tokumitsu, S. Sugitani, I. Toyoda, and K. Araki, "Three-dimensional MMIC technology for low-cost millimeter-wave MMICs", IEEE Journal of Solid-State Circuits, Vol. 36, No. 9, pp. 1351-1359, Sep. 2001. <https://doi.org/10.1109/4.944662>.
- [5] Y.-C. Chou, et al., "Manufacturable and reliable 0.1 μ m AlSb/InAs HEMT MMIC technology for ultra-low power applications", IEEE/MTT-S International Microwave Symposium, Honolulu, HI, USA, pp. 461-464, Jul. 2007. <https://doi.org/10.1109/MWSYM.2007.380488>.
- [6] F. Sepaintner, et al., "Comparison of an inkjet fabrication method on low-cost PCB substrates with semi additive and subtractive technologies regarding RF-performance", Proc. Int. Microw. Workshop Series Adv. Materials Proces. RF THz Appl., Chongqing, China, pp. 266-268, Nov. 2021. <https://doi.org/10.1109/IMWS-AMP53428.2021.9643887>.
- [7] J.-C. Choi, Y.-S. Lee, J. Lee, H.-W. Kwon, and J.-H. Lee, "Etching behaviors of galvanic coupled metals in PCB applications", Proc. Pan Pacific Microelectronics Symp., Big Island, HI, USA, pp. 1-4, Feb. 2018. <https://doi.org/10.23919/PanPacific.2018.8319019>.
- [8] M. Ahmad, A. Ehsan, H. Lee, and S. Shaari, "Characterization of wet etching process for In/sub 0.53/Ga/sub 0.47/As epitaxy layer using surface profiling technique", Proc. IEEE Int. Conf. Semiconductor Electronics, Kuala Lumpur, Malaysia, pp. 486-489, Dec. 2004. <https://doi.org/10.1109/SMELEC.2004.1620932>.
- [9] Y. Sugiyama, et al., "RF printed circuit partially combined with the inkjet-printing technology", Asia-Pacific Microw. Conf., Brisbane, Australia, pp. 166-168, Nov. 2021. <http://dx.doi.org/10.1109/APMC52720.2021.9661622>.
- [10] M. Mosa, et al., "Enhancing the quality factor of aerosol jet printed RF spiral inductors through gold electroplating", Flexible and Printed Electronics, Vol. 9, No. 2, May 2024. <https://doi.org/10.1088/2058-8585/ad4610>.
- [11] M. Mosa, J. Y. Jo, and K.-S. Kwon, "Fast on-off jet control of aerosol jet printing using internal rotary valve", Additive Manufacturing, Vol. 67, Apr. 2023. <https://doi.org/10.1016/j.addma.2023.103466>.
- [12] S. Y. Akuoko, M. Mosa, J. Y. Jo, J. Lee, and K.-S. Kwon, "Achieving selective wettability surface through aerosol jet hydrophobic line printing", ACS Omega, Vol. 9, No. 5, pp. 5661-5674, Sep. 2024. <https://doi.org/10.1021/acsomega.3c08003>.
- [13] J. Lee, N. Hyeong, D. Ahn, K.-S. Kwon, and S.-M. Han, "Compact microwave circuit design on the micro-scale printing technology", Proc. Int. Conf. Green and Human Inform. Tech., Hanoi, Vietnam, pp. 208-212, Jan. 2024.
- [14] J. Lee, D. Ahn, and S.-M. Han, "Compact microwave circuit design using aerosol jet printing technology", Proc. KICS Conf., Jeju, Korea, Jun. 2024.
- [15] D. M. Pozar, "Microwave Engineering", 4th ed., Wiley, New York, NY, 2011.

저자소개

이 지 연 (Jiyeon Lee)



2023년 2월 : 순천향대학교
정보통신공학과(공학사)
2025년 2월 : 순천향대학교 대학원
ICT융합학과(공학석사)
관심분야 : RF, 전력분배/결합기,
마이크로파 수동 소자 설계 및
회로 응용

안 달 (Dal Ahn)



1984년 2월 : 서강대 전자공학과
(공학사)
1984년 2월 : 서강대 대학원
전자공학과(공학석사)
1990년 8월 : 서강대 대학원
전자공학과(공학박사)
1990년 8월 ~ 1992년 8월 :

한국전자통신연구원 선임연구원

1992년 9월 ~ 현재 : 순천향대학교 전자공학과 교수
관심분야 : RF, 마이크로파 수동소자 해석 및 설계

권 계 시 (Kye-Si Kwon)



1992년 2월 : 연세대 기계공학과
(공학사)
1994년 2월 : 한국과학기술원
기계공학과(공학석사)
1999년 2월 : 한국과학기술원
기계공학과(공학박사)
1996년 3월 ~ 1999년 3월 :

LG전자 선임연구원

2002년 5월 ~ 2003년 10월 : Research Fellow at
Nanyang Technological University
2003년 11월 ~ 2006년 2월 : 삼성종합기술원 전문연구원
2012년 1월 ~ 2012년 12월 : Palo Alto Research Center
(A Xerox Company), Visiting researcher
2013년 1월 ~ 2016년 5월 : (주) 피에스 대표이사
2019년 1월 ~ 2019년 12월 : University of California,
San Deigo/ Visiting scholar
2006년 5월 ~ 현재 : 순천향대학교 기계공학과 교수
관심분야 : inkjet printing, jetting visualization

장 유 나 (Yuna Jang)



2009년 8월 : 순천향대학교
정보기술공학부(공학사)
2014년 8월 : 한양대학교
전자컴퓨터 통신공학과
(공학석사)
2019년 2월 : 순천향대학교
전기통신시스템공학과(공학박사)

2015년 7월 : Designer of Duplexer filter in an
internship program at Qorvo
2019년 9월 ~ 2020년 12월 : 순천향대학교 강사
2021년 1월 ~ 현재 : 순천향대학교 전파메카트로닉스
연구센터 연구교수
관심분야 : microwave 대역 수동 소자 설계

한 상 민 (Sang-Min Han)



1996년 2월 : 고려대 전파공학과
(공학사)
1998년 8월 : 고려대 대학원
전파공학과(공학석사)
2003년 8월 : 고려대 대학원
전파공학과(공학박사)
2003년 10월 ~ 2004년 11월 :

UCLA Post Doctoral Research Fellow

2005년 1월 ~ 2007년 8월 : 삼성종합기술원 전문연구원
2013년 9월 ~ 2016년 7월 : Research Faculty member at
the Georgia Institute of Technology, USA
2007년 9월 ~ 현재 : 순천향대학교 정보통신공학과 교수
관심분야 : RF 시스템, Low power RF Transceivers,
Active Integrated Antenna Systems