

3-Step Quasi- $\lambda/4$ 변환기를 적용한 광대역 Doherty 전력증폭기의 설계

김정현*, 이동호**, 정광현***

Design of a Wideband Doherty Power Amplifier with a 3-Step Quasi- $\lambda/4$ Transformer

Jeong-Heon Kim*, Dong-Ho Lee**, and Gwang-Hyeon Jeong***

요 약

본 논문에서는 3-Step Quasi- $\lambda/4$ 변환기를 적용한 광대역 Doherty 전력증폭기를 제안한다. 제안된 3-Step Quasi- $\lambda/4$ 변환기는 주 증폭기의 로드 임피던스 값을 S대역에서 94.3 ~ 95.7 Ω 으로 일정하게 변조시킨다. 이를 통해 S대역에서 최대출력전력과 백 오프 효율의 광대역 특성을 확보하였다. 제안된 전력증폭기 모듈은 Wolfspeed사의 CGH40010F 소자와 Rogers4350b 기판을 사용하여 설계했으며, 3.5 ~ 4.2 GHz 주파수 영역에서 동작하도록 설계되었다. 시뮬레이션 결과 설계된 Doherty 전력증폭기는 43 ~ 44.7dBm의 최대 출력 전력, 6dB 백오프 출력에서 40 ~ 50%의 전력 부가 효율 및 47 ~ 58%의 드레인효율, 10 ~ 12.4 dB의 전력 이득을 얻었다.

Abstract

In this paper, a wideband Doherty power amplifier with 3-Step Quasi- $\lambda/4$ transformer is proposed. The proposed 3-Step Quasi- $\lambda/4$ transformer modulates the load impedance value of the main amplifier from 94.3 to 95.7 Ω in the S-band. This achieves a broadband characteristic of maximum output power and back-off efficiency in the S-band. The proposed power amplifier module is designed using Wolfspeed's CGH40010F device and Rogers4350b substrate, and is designed to operate in the 3.5 to 4.2 GHz frequency domain. Simulation results showed that the designed Doherty power amplifier achieved a maximum output power of 43 to 44.5 dBm, a power added efficiency of 40 to 50 per cent at 6 dB back-off output, a drain efficiency of 47 to 58 per cent, and a power gain of 10 to 12.4 dB.

Keywords

back-off efficiency, impedance, power amplifier, transformer, 3-Step Quasi- $\lambda/4$

* 한남대학교 정보통신공학과 석사과정
- ORCID: <https://orcid.org/0009-0008-7123-3270>
** 한밭대학교 모바일융합공학과 교수
- ORCID: <https://orcid.org/0000-0001-5545-9626>
*** 한밭대학교 반도체시스템공학과 조교수(교신저자)
- ORCID: <https://orcid.org/0000-0002-4458-9991>

• Received: May 07, 2024, Revised: May 17, 2024, Accepted: May 20, 2024
• Corresponding Author: Gwang-Hyeon Jeong
Dept. of Semiconductor System Engineering, Hanbat National University,
Korea
Tel.: +82-42-828-8823, Email: gh.jeong@hanbat.ac.kr

1. 서 론

무선통신 시스템에 사용되는 OFDM(Orthogonal Frequency Division Multi-plexing)시스템은 광대역 채널을 여러 개의 협대역 채널로 분할하여 신호를 전송하는 방식이다. 이는 신호의 왜곡에 강하며 주파수 활용 효율이 높아 고속 데이터 전송이 가능하다[1].

하지만 OFDM 시스템은 독립적으로 변조된 많은 부 반송파를 동 위상으로 합산하며 평균 전력대비 부 반송파의 수가 배로 증가하여 높은 전력이 발생한다는 단점이 있다. 이를 최대 전력 대 평균 전력 비율(PAPR)이라고 한다. 높은 PAPR(Peak to Average Power Ratio)은 전력 소비를 증가시키며, 전력증폭기의 효율을 떨어뜨린다. 기존 전력증폭기는 비선형 지점인 최대 출력 전력 지점에서 최대 효율을 가지며 높은 PAPR이 발생하는 OFDM 시스템에서 사용하기 어렵다. 이를 해결하기 위해서는 평균 전력인 선형점, 즉 백 오프 출력 전력 지점에서 효율이 높은 전력증폭기가 필요하다.

백 오프 효율 향상을 위해 Load Modulation[2] 등 다양한 연구가 진행되었으며, Doherty 전력증폭기는 회로의 복잡성이 낮아 백 오프 효율을 증가시키는 데 가장 효과적이다. 하지만 임피던스 변조 기술로 $\lambda/4$ 전송선로를 사용하는 Doherty 전력증폭기는 동작 주파수를 제한하며, 대용량 데이터를 고속으로 보내는 무선통신 시스템에서 치명적인 단점으로 작용한다.

$\lambda/4$ 전송선로를 대체하기 위해 parallel DPA[3], complex combining loads[4] New Load Modulation[5] 등 Doherty 전력증폭기의 동작 주파수를 넓히기 위한 다양한 방법이 연구되었다. 참고문헌 [3]은 병렬 구조를 사용하여 백 오프 전력 지점의 임피던스 비율을 줄여 대역폭을 향상시켰으며, 참고문헌 [4]는

주 증폭기와 보조 증폭기의 임피던스 결합 부분을 최적화하는 복잡한 매칭 구조를 통해 대역폭을 개선하였다. 참고문헌 [5]는 임피던스 결합지점 이후에 $\lambda/4$ 전송선로를 이중 주파수 매칭 회로로 대체하여 주파수 분산 효과를 해결하여 대역폭을 개선하였다.

제시된 Doherty 전력증폭기는 임피던스 결합 지점 또는 임피던스 변환기 이후의 $\lambda/4$ 전송선로를 대체하였다. 하지만 Doherty 전력증폭기에서 $\lambda/4$ 변환기는 입력 네트워크 결합지점, 출력 네트워크 결합지점, 출력 임피던스 변환기 이후 사용되며, 광대역 특성을 위해서는 $\lambda/4$ 변환기의 대체가 필수적이다.

본 논문에서는 주 증폭기와 보조 증폭기의 입 출력 결합지점에 $\lambda/4$ 전송선로를 대체하는 3-Step Quasi- $\lambda/4$ 변환기를 제안한다. 제안된 구조는 3개의 전송선로를 사용하여 동작 주파수 대역을 넓히는 효과가 있다. 본 논문에서는 제안한 기법의 설계 및 광대역 동작 원리를 시뮬레이션을 통해 분석하였다.

II. 기존 Doherty 전력증폭기

2.1 기존 Doherty 전력증폭기 구조[6]

그림 1은 기존 Doherty 전력증폭기의 회로도이다. 주 증폭기와 보조 증폭기가 병렬로 구성되어있으며, 출력에서 $\lambda/4$ 전송선로를 사용하여 임피던스 변환이 이루어진다. 이때 발생하는 위상 차이를 보상하기 위해 입력에 $\lambda/4$ 전송선로를 사용한다. 낮은 출력 전력에서는 주 증폭기만 동작하며, 높은 출력 전력에서는 주 증폭기와 보조 증폭기가 동시에 동작한다.

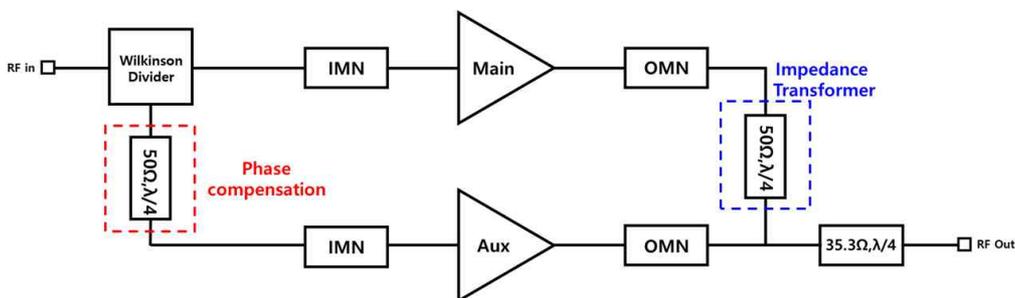


그림 1. 기존 Doherty 전력증폭기 회로도
Fig. 1. Design of conventional doherty PA circuit

2.2 기존 Doherty 전력증폭기 동작 원리

Doherty 동작 원리는 그림 2와 같다. 낮은 출력 전력에서 임피던스 $R_{opt}=50\Omega$ 은 35.3Ω 전송선로를 지나 $R_{opt}/2=25\Omega$ 임피던스값을 가진다. 이후 50Ω 전송선로를 지나 $2R_{opt}=100\Omega$ 임피던스로 변환한다. 이때 보조 증폭기는 동작하지 않으며 무한대의 부하 임피던스를 가진다. 높은 출력 전력에서는 주 증폭기와 보조 증폭기가 동시에 동작하며, 두 증폭기 모두 $\lambda/4$ 전송선로를 통해 $R_{opt}=50\Omega$ 의 부하 임피던스를 가지게 되며, Doherty 동작을 하게 된다.

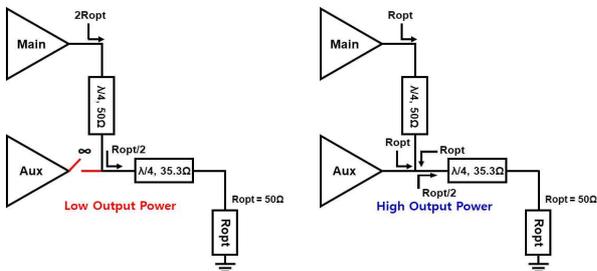


그림 2. 기존 Doherty 전력증폭기 동작 원리
Fig. 2. Conventional doherty power amplifier operating principles

III. 제안된 Doherty 전력증폭기

3.1 제안된 Doherty 전력증폭기 설계

그림 3은 3-Step Quasi- $\lambda/4$ 변환기를 적용한 전체 회로도이다. 주 증폭기와 보조 증폭기의 트랜지스

터는 Wolfspeed사의 CGH40010F 소자를 사용하였으며, 회로의 복잡성을 최소화하기 위해 주 증폭기의 매칭 네트워크와 보조 증폭기의 매칭 네트워크를 대칭 구조로 구성하였다. 3dB 윌킨슨 디바이더를 사용하여 주 증폭기와 보조 증폭기에 동일한 전력을 공급할 수 있도록 설계하였다. 전력증폭기의 공급전압은 28V를 인가하였으며, 주 증폭기의 게이트 전압은 -2.8V 보조 증폭기는 -6.5V를 인가하여, Class AB와 Class C로 동작하도록 설계하였다.

도허티 동작을 위한 임피던스 변환기로 3-Step Quasi- $\lambda/4$ 변환기를 사용하였으며, 6dB 백 오프 효율 및 3-Step Quasi- $\lambda/4$ 변환기 구성을 위한 임피던스 변조 비는 아래와 같은 식 (1)로 계산하였다.

$$\text{Back-off(dB)} = 10\log(2\beta) \quad (1)$$

식 (1)에 의해 6dB 백 오프 효율을 위한 β 값을 2로 결정하였다. 이때 β 값은 높은 출력 전력 대비 낮은 출력 전력에서 주 증폭기의 로드 임피던스 변조 비를 의미한다. β 값에 의해 높은 출력 전력에서 주 증폭기의 로드 임피던스 $R_{out} = 47.5\Omega$ 으로 결정하였다. 또한, 낮은 출력 전력에서 주 증폭기의 로드 임피던스 $\beta R_{out} = 95\Omega$ 으로 결정하였다.

임피던스 변환 시 1:2의 비율을 위해 3-Step Quasi- $\lambda/4$ 변환기의 특성 임피던스를 47.5Ω 으로 결정하였으며, 40Ω 22° , 50Ω 40° , 35Ω 55° 전송선로를 사용하여 47.5Ω 특성 임피던스를 가지도록 설계하였다.

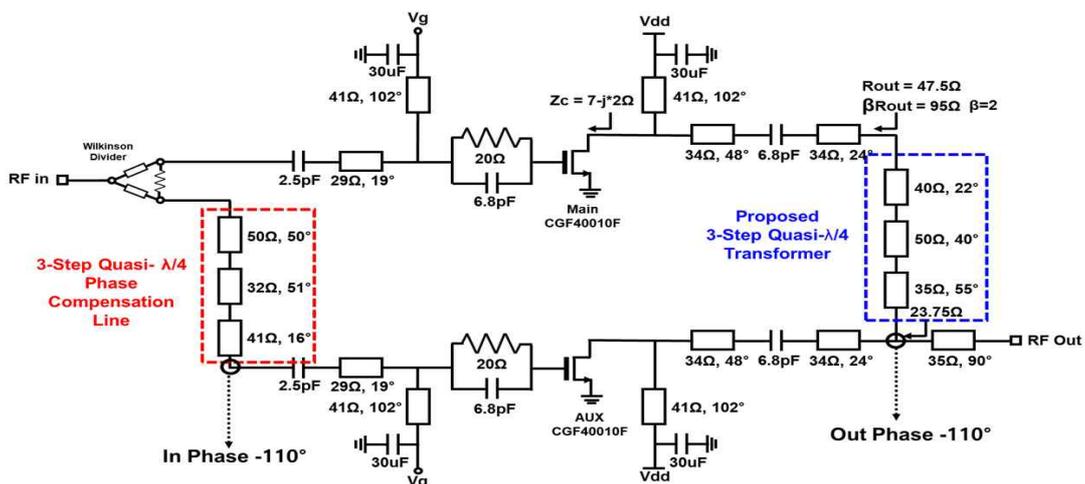


그림 3. 제안된 구조를 적용한 전체 회로도
Fig. 3. Overall schematic with the proposed structure

3-Step Quasi- $\lambda/4$ 변환기는 낮은 출력 전력에서는 23.75Ω 임피던스를 $\beta R_{out} = 95\Omega$ 으로 변환하며, 높은 출력 전력에서는 $R_{out} = 47.5\Omega$ 임피던스를 유지시켜 도허티 동작을 하도록 구성하였다.

3.2 출력단 부하 변조 분석

낮은 출력 전력에서 주 증폭기만 동작 시 임피던스 변화는 그림 4와 같다. 35Ω 90° 라인을 지나 보이는 23.75Ω 임피던스는 35Ω 55° , 50Ω 40° , 40Ω 22° 3-Step Quasi- $\lambda/4$ 변환기를 지나 95Ω 으로 임피던스 변환이 이루어진다. 이때 광대역 Doherty 동작을 하기 위해서는 모든 동작 주파수 영역에서 주 증폭기의 로드 임피던스가 95Ω 값을 가져야 한다. 하지만 $\lambda/4$ 변환기는 특정 주파수에서 멀어질수록 임피던스 변화 값이 크게 달라지는 단점이 있다.

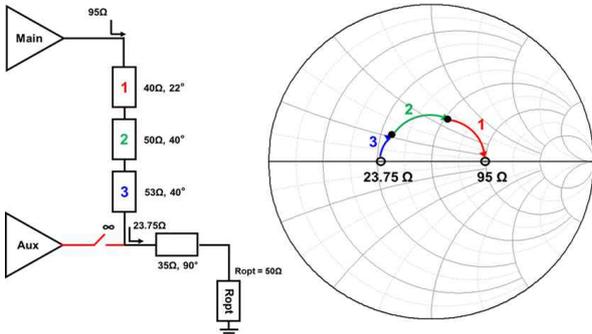


그림 4. 주 증폭기만 동작 시 로드 임피던스 변화
Fig. 4. Variation in load impedance with only the main amplifier operating

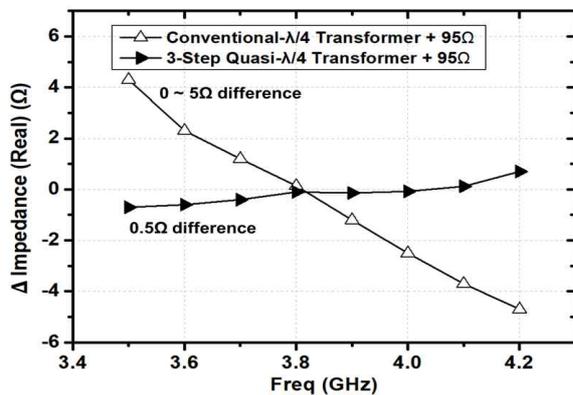


그림 5. 변환기 구조와 주파수에 따른 주 증폭기의 로드 임피던스 차이 시뮬레이션 비교 결과
Fig. 5. Simulation comparison of the difference in load impedance of the main amplifier as a function of transformer structure and frequency

그림 5는 낮은 출력 전력에서 $\lambda/4$ 변환기와 3-Step Quasi- $\lambda/4$ 변환기의 로드 임피던스 차이를 주파수에 따라 확인한 결과이다. $\lambda/4$ 변환기를 사용하는 경우 중심 주파수인 3.8GHz 대역에서 95Ω 의 임피던스값을 가진다. 하지만 3.8GHz 대역에서 멀어질수록 임피던스 차이가 발생하며, 3.5 ~ 4.2GHz 주파수 대역에서 0 ~ 5Ω의 임피던스 차이를 확인하였다. 이와 달리 3-Step Quasi- $\lambda/4$ 변환기를 사용하는 경우 모든 동작 주파수 대역에서 0 ~ 0.7Ω의 임피던스 차이를 확인하였다.

이를 통해 그림 6에서 6dB 백 오프 효율을 시뮬레이션을 통해 비교하였다. 비교 결과 3-Step Quasi- $\lambda/4$ 변환기를 사용하는 경우 3.5 ~ 4.2GHz 동작 주파수 대역에서 1 ~ 8%의 백 오프 효율이 향상하는 것을 확인하였다.

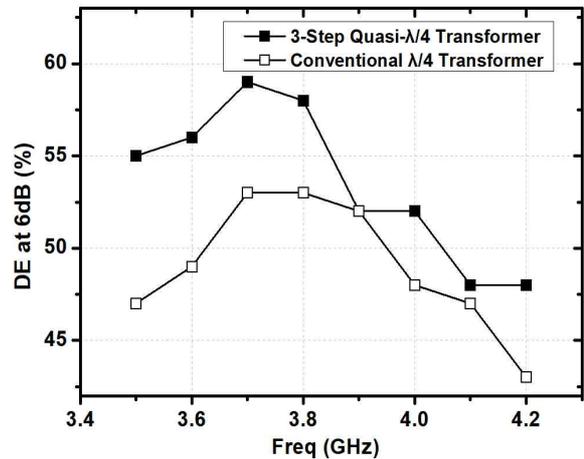


그림 6. 백 오프 효율 시뮬레이션 비교 결과
Fig. 6. Comparison of back-off efficiency simulation results

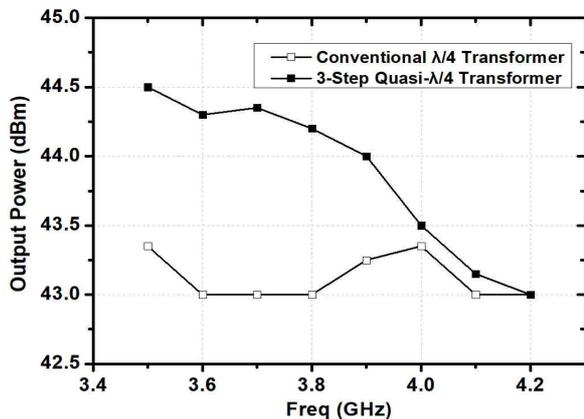


그림 7. 출력 전력 시뮬레이션 비교 결과
Fig. 7. Comparison of output power simulation results

또한, 시뮬레이션을 통해 출력 전력을 비교하였다. 그림 7과 같은 결과를 얻었으며, 3-Step Quasi- $\lambda/4$ 변환기를 사용하는 경우 3.5 ~ 4.2GHz 주파수 대역에서 최대 1.5 dBm의 출력 파워가 증가하는 것을 확인하였다.

3.3 입력단 위상 특성 분석

주 증폭기의 로드엔 3-Step Quasi- $\lambda/4$ 변환기를 사용하는 경우 그림 3과 같이 Out phase 지점에 -110° 의 위상차가 발생한다. 보조 증폭기의 소스에 64Ω , 50° , 64Ω , 51° , 41Ω , 16° 3-Step Quasi- $\lambda/4$ 위상 보상 라인을 추가하여, In Phase 지점에서 -110° 의 위상차를 보상하였다.

그림 8은 3-Step Quasi- $\lambda/4$ 위상 보상 라인과 $\lambda/4$ 위상 보상 라인의 위상 차이를 확인한 결과이다. 3-Step Quasi- $\lambda/4$ 위상 보상 라인을 사용하는 경우 주 증폭기의 로드에서 3-Step Quasi- $\lambda/4$ 변환기를 사용하여 발생한 위상과 0.5° 차이를 확인하였으며, $\lambda/4$ 위상 보상 라인을 사용하는 경우 $25 \sim 30^\circ$ 의 위상 차이가 나는 것을 확인하였다.

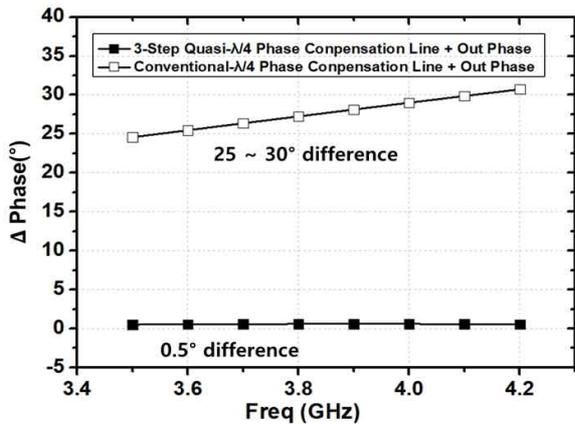


그림 8. 3-Step Quasi- $\lambda/4$ 위상 보상 라인과 $\lambda/4$ 위상 보상 라인의 위상 차이 시뮬레이션 결과
 Fig. 8. Simulation results of phase difference between 3-Step Quasi- $\lambda/4$ phase compensation line and $\lambda/4$ phase compensation line

IV. 시뮬레이션 결과

제안된 회로는 28V의 공급전압을 사용하며, 주 증폭기의 게이트 전압은 $-2.8V$, 보조 증폭기의 게

이트 전압은 $-6.5V$ 를 공급하였다. 1-tone 시뮬레이션 결과는 그림 9, 10과 같다. 시뮬레이션 결과, 3.5 ~ 4.2GHz 주파수 대역에서 동작하며, 43 ~ 44.7 dBm의 최대 출력 전력, 6dB 백 오프 지점에서 40 ~ 50%의 전력 부가 효율, 47 ~ 58%의 드레인 효율과 10 ~ 12.4dB의 전력 이득을 얻었다.

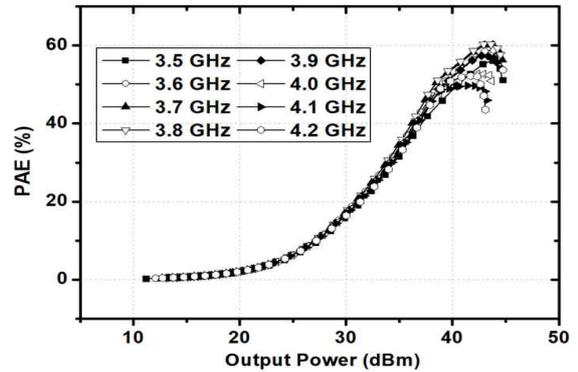


그림 9. 제안된 전력증폭기의 전력 부가 효율
 Fig. 9. Simulation results of power added efficiency

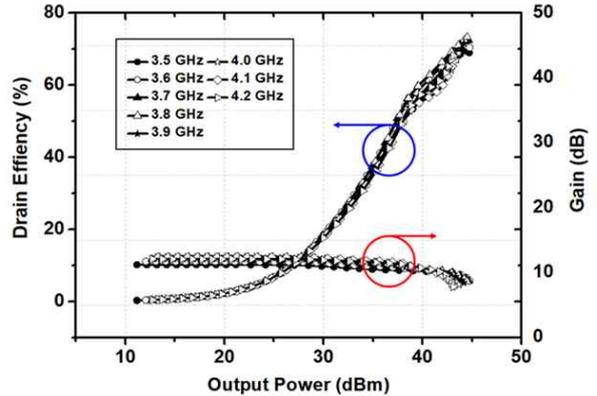


그림 10. 제안된 전력증폭기의 이득 및 출력 드레인 효율의 시뮬레이션 결과
 Fig. 10. Simulation results of gain and output drain efficiency of the proposed power amplifier

V. 결 론

본 논문에서는 Doherty 전력증폭기의 동작 대역폭을 향상시키기 위해, 3-Step Quasi- $\lambda/4$ 변환기를 제안하였다. 제안된 구조는 임피던스 변조 시 주 증폭기의 로드 임피던스 값을 $94.3 \sim 95.7\Omega$ 에 일정하게 유지시키는 효과가 있으며, $\lambda/4$ 변환기 대비 최대 1.5dBm의 최대출력전력과 1 ~ 8%의 백 오프 효율을 증가시켰다.

이를 통해 3-Step Quasi- $\lambda/4$ 변환기의 광대역 특성을 확인하였으며, 본 논문에서 제안된 구조는 $\lambda/4$ 변환기를 사용하는 시스템의 대역폭 문제를 개선할 것이다.

References

[1] J. Hwang and B. Choi, "OFDM/FM Acoustic Digital Transmission System", The Journal of the Korean institute of Communication and Information Sciences, Vol. 13, No. 2, pp. 73-81, Feb. 2015. <http://dx.doi.org/10.14801/jkiit.2015.13.2.73>.

[2] D. J. Sheppard, J. Powell, and S. C. Cripps, "An Efficient Broadband Reconfigurable Power Amplifier Using Active Load Modulation", in IEEE Microwave and Wireless Components Letters, Vol. 26, No. 6, pp. 443-445, Jun. 2016. <http://dx.doi.org/10.1109/LMWC.2016.2559503>.

[3] A. Grebennikov and J. Wong, "A dual-band parallel Doherty power amplifier for wireless applications", IEEE Trans Microw Theory Techn, Vol. 60, No. 10, pp. 3214-3222, Oct. 2012. <http://dx.doi.org/10.1109/TMTT.2012.2210906>.

[4] K. Bathich, A. Z. Markos, and G. Boeck, "Frequency response analysis and bandwidth extension of the Doherty amplifier", IEEE Trans Microw Theory Techn, Vol. 59, No. 4, pp. 934-944, Apr. 2011. <http://dx.doi.org/10.1109/TMTT.2010.2098040>.

[5] J. Nan, H. Wang, M. Cong, and W. Yang, "A Broadband Doherty Power Amplifier With a New Load Modulation Network", in IEEE Access, Vol. 9, pp. 58025-58033, Apr. 2021. <http://dx.doi.org/10.1109/ACCESS.2021.3072780>.

[6] F. H. Raab, "Efficiency of Doherty RF Power-Amplifier Systems", in IEEE Transactions on Broadcasting, Vol. BC-33, No. 3, pp. 77-83, Sep. 1987. <http://dx.doi.org/10.1109/TBC.1987.266625>.

[7] J. M. Rubio, J. Fang, V. Camarchia, R. Quaglia, M. Pirola, and G. Ghione, "3-3.6-GHz Wideband GaN Doherty Power Amplifier Exploiting Output

Compensation Stages", in IEEE Transactions on Microwave Theory and Techniques, Vol. 60, No. 8, pp. 2543-2548, Aug. 2012. <http://dx.doi.org/10.1109/TMTT.2012.2201745>.

[8] C. Huang, S. He, and F. You, "Design of broadband modified Class-J Doherty power amplifier with specific second harmonic terminations", IEEE Access, Vol. 6, pp. 2531-2540, Dec. 2017. <http://dx.doi.org/10.1109/ACCESS.2017.2784094>.

[9] A. Nasri, M. Estebarsari, S. Toofan, A. Piacibello, M. Pirola, V. Camarchia, and C. Ramella, "Broadband class-J GaN Doherty power amplifier", Electronics, Vol. 11, No. 4, pp. 552, Feb. 2022. <https://doi.org/10.3390/electronics11040552>.

[10] Y. chen, et al., "New Load Modulation Combiner Having a Capability of Back-Off Control for Doherty Power Amplifiers", IEEE Access, Vol. 11, pp. 11479-11488, Jan. 2023. <http://dx.doi.org/10.1109/ACCESS.2023.3240649>.

저자소개

김 정 현 (Jeong-Heon Kim)



2023년 2월 : 한남대학교
정보통신공학과(학사)
2023년 3월 ~ 현재 : 한남대학교
정보통신공학과 석사과정
관심분야 : GaN PA Module

이 동 호 (Dong-Ho Lee)



2000년 2월 : 한국과학기술원
전기전자공학과(공학사)
2002년 2월 : 한국과학기술원
전기전자공학과(공학석사)
2007년 2월 : 한국과학기술원
전기전자공학과(공학박사)
2007년 ~ 2009년 : 조지아

공과대학 Post-doc
2010년 3월 ~ 현재 : 한밭대학교 모바일융합공학과 교수
관심분야 : MMIC, RFIC, Microwave, PA, Sensors

정 광 현 (Gwang-Hyeon Jeong)



2012년 2월 : 한국과학기술원
전기전자공학과(공학사)

2014년 2월 : 한국과학기술원
전기전자공학과(공학석사)

2018년 2월 : 한국과학기술원
전기전자공학과(공학박사)

2018년 ~ 2021년 : 국방과학연구소

선임연구원

2021년 ~ 2024년 : 한남대학교 정보통신공학과 조교수

2024년 3월 ~ 현재 : 한밭대학교 반도체시스템공학과
조교수

관심분야 : RF CMOS, GaN, GaAs IC, RF 모듈