



GHz-대역 저잡음 증폭기의 선형성 향상에 관한 연구

노석호*, 류지열**

Study for Linearity Improvement of GHz-Band Low Noise Amplifier

Seok-Ho Noh*, Jee-Youl Ryu**

이 논문은 안동대학교 기본연구 지원사업에 의하여 연구되었음

요 약

본 논문은 GHz 대역 저잡음 증폭기의 선형성 향상에 관한 연구 결과를 제안한다. 선형성 향상을 증명하기 위해 제안하는 회로는 TSMC 0.13- μm 혼성신호/고주파 BiCMOS SiGe 공정($f_T/f_{MAX}=120/140\text{GHz}$)으로 제작하였다. 또한, 제작한 증폭기는 1.2볼트 전원전압에서 동작하며, 2.4GHz의 동작주파수에 동작하도록 구현되어 있다. 높은 선형성을 확보하기 위해 MBDS 기법을 이용하였다. 선형성 향상에 영향을 미치는 2차 비선형 트랜스컨덕턴스 계수를 감소시키기 위해 바이폴라 트랜지스터의 에미터에 병렬로 LC 탱크 회로를 연결하였다. 또한, 바이폴라 및 MOS 트랜지스터의 3차 비선형 계수의 위상을 조절하기 위해 베이스-콜렉터와 게이트-드레인에 각각 두 개의 귀환 커패시턴스를 연결하였다. 제안하는 저잡음 증폭기는 최근 발표된 연구결과와 비교해볼 때 27.6dBm의 가장 우수한 IIP3 특성을 보였다.

Abstract

This paper presents study results for linearity improvement of GHz-band low noise amplifier(LNA). To verify this linearity improvement, we fabricated the proposed circuit using TSMC 0.13- μm mixed signal/RF BiCMOS SiGe process($f_T/f_{MAX}=120/140\text{GHz}$). The fabricated amplifier also operates at the power supply of 1.2V, and it is implemented to operate at the frequency of 2.4GHz. We used the MOS-BJT derivative superposition(MBDS) technique to achieve high linearity. To reduce the second-order nonlinear transconductance coefficient related to the enhancement of linearity, the LC tank circuit is paralleled in the emitter of bipolar transistor. We also connected two feedback capacitances in the base-to-collector and gate-to-drain capacitances to adjust the phase of third-order nonlinear coefficients of bipolar and MOS transistors, respectively. The proposed LNA showed excellent IIP3 of 26.7dBm compared to recently published results.

Keywords

GHz-band, low noise amplifier(LNA), linearity, MOS-BJT derivative superposition(MBDS)

* 안동대학교 전자공학과
 - ORCID: <http://orcid.org/0000-0001-5494-9076>
 ** 부경대학교 정보통신학과(교신저자)
 - ORCID: <http://orcid.org/0000-0003-2343-7056>

• Received: Jul. 24, 2019, Revised: Aug. 31, 2018, Accepted: Sep. 03, 2019
 • Corresponding Author: Jee-Youl Ryu
 Dept. of Information and Communications Engineering, Pukyong National University, 45 Yongso-ro, Namgu, Busan, 608-737, Korea,
 Tel.: +82-51-629-6239, Email: ryujy@pknu.ac.kr

I. 서 론

최근 CMOS 공정의 급속한 발전으로 인해 소자의 소형화가 가능하게 되었다. 특히 고주파 집적회로는 개선된 고주파 특성으로 단일칩화와 저 가격이 요구되는 LTE, 지그비, 블루투스, 5G 시스템, 차량용 레이더, 무선랜 등의 시스템에 다양하게 적용되고 있다[1]-[7]. 그러나 RF CMOS 트랜지스터는 낮은 항복전압과 높은 문턱전압으로 인해 큰 동적범위(DR, Dynamic Range)와 큰 전압 스윙을 갖는 저잡음 증폭기나 전력 증폭기의 적용에는 몇 가지 해결해야 할 문제점을 갖고 있다[4]-[10]. 특히 불규칙 포락(Non-constant envelope) 특성을 갖는 QPSK와 GFSK 등과 같은 변조방식을 사용하는 시스템의 저잡음 증폭기는 높은 선형성(linearity)이 요구된다. 선형성은 고주파 회로 설계에서 가장 중요한 지표 중의 하나이다.

선형성 향상시키기 위한 연구가 활발히 진행되고 있다[1]-[10]. 이러한 증폭기의 선형성을 개선시키기 위해 사용되는 방법으로는 feed-forward, 귀환(Feedback), 선 왜곡(Pre-distortion), DS(Derivative Superposition) 등이 연구되고 있으나 회로의 크기와 추가적인 직류 전력 소모로 인하여 단일칩 BiCMOS 저잡음 증폭기의 적용에는 다양한 어려움을 갖고 있다.

본 논문에서는 MBDS(MOS-BJT DS) 기법을 이용하여 GHz 대역의 저잡음 증폭기에 대해 선형성을 개선하고자 한다. 선형성 향상을 증명하기 위해 TSMC 0.13 μ m 혼성신호/고주파 BiCMOS 공정으로 2.4GHz 저잡음 증폭기를 제작하고자 한다. 선형성을 향상시키기 위해 2차 비선형 트랜스컨덕턴스 계수를 감소시키는 방법과 3차 비선형 계수의 위상을 조절하는 방법을 연구하고자 한다.

II. 선형성 및 회로 설계

2.1 선형성 개요

이득 억압(Gain compression)은 저잡음 증폭기의 전력 취급 능력을 나타내는 특성으로 증폭기 입력 신호가 포화점에 도달하면, 이득이 점차 떨어지는

비선형적 현상(낮은 입력 전력 레벨에서는 출력 전력이 선형적으로 비례하나, 높은 입력 전력 레벨에서는 전력 이득이 선형적이지 못한 현상)을 말한다[11][12].

그림 1은 이러한 현상과 함께 1dB 억압점(P_{1dB} , 1dB gain compression point)을 나타낸 것이다. 1dB 억압점은 식 (1)과 같이 소신호 증폭기의 선형적인 전력 이득 특성과 1dB 차이가 나는 점으로 정의하며, 낮은 신호 전력에서는 출력 전력은 입력 전력에 선형적으로 비례하나, 어떤 포화 임계점을 지나면 전력 이득이 감소하고 포화에 이르게 된다[11][12].

$$G_{1dB} = G_0 - 1 [dB] \quad (1)$$

여기서 G_0 는 선형 소신호 이득을 말한다.

1dB 억압점과 관련하여 또 다른 중요한 변수로서 동적 범위는 일반적으로 수신기에서 신호 왜곡 없이 깨끗하게 검파할 수 있는 입력신호 전력레벨의 범위로 정의할 수 있다[11][12]. 증폭기의 동적 범위는 P_{1dB} 와 증폭된 신호의 검파 가능한 최소 레벨과의 비율로 정의된다[11][12]. 만약 입력신호 레벨이 noise floor보다 XdB 높은 경우, 검파 가능한 동적 범위는 식 (2)와 같이 표현할 수 있다.

$$DR = P_{1dB} + 173.83 - 10 \log B - NF - G - X [dB] \quad (2)$$

여기서 $T=300K$ 라고 가정하고, B 는 신호 대역폭, NF 는 잡음지수(Noise figure), G 는 소신호 이득을 말한다.

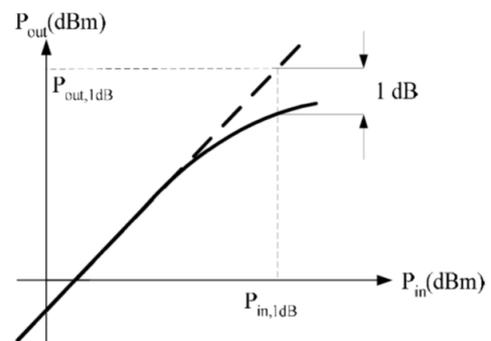


그림 1. 1dB 억압점

Fig. 1. 1dB compression point

그림 2는 본 연구에서 제안하는 MBDS(MOS-BJT Derivative Superposition) 기법을 이용한 선형성이 개선된 회로를 나타낸 것이다. 그림 2로부터 알 수 있듯이 출력 전류 i_{out} 은 식 (11)과 같이 표현할 수 있다.

$$\begin{aligned} i_{out} &= i_{DS} + i_{CE} \\ &= (\alpha_1 + \beta_1)v_{in} + (\alpha_2 + \beta_2)v_{in}^2 + (\alpha_3 + \beta_3)v_{in}^3 \\ &= g_{m1}v_{in} + g_{m2}v_{in}^2 + g_{m3}v_{in}^3 \end{aligned} \quad (11)$$

식 (6) 및 (10)으로부터 알 수 있듯이 α_3 와 β_3 는 서로 다른 부호를 가진다. 식 (11)에서 3차 항 g_{m3} 를 제거하기 위해 α_3 와 β_3 의 크기는 같아야 하지만, 일반적으로 α_3 는 β_3 보다 큰 값을 가진다[2]-[5]. 따라서 선형성을 향상시키기 위해 3차 항 g_{m3} 가 최소가 되도록 α_3 와 β_3 의 위상 조절이 필요하다. 또한, 식 (11)에서 g_{m3} 의 크기 및 위상은 바이어스 전압과 트랜지스터 크기(W/L)에 영향을 받기 때문에 일 위한 세심한 설계조건이 필요하다.

바이폴라 트랜지스터는 베이스 접합 부분에서 큰 2차 고주파 항(Harmonic term)을 초래하는 높은 비선형 커패시턴스를 가진다[5]. 베이스 커패시턴스의 감소현상을 극복하기 위해 그림 2와 같이 병렬로 연결된 LC 탱크회로(L_E , C_E)를 사용하였다. 인덕터 L_E 는 저전력에 영향을 미치는 기본 톤을 축퇴시키고, 선택도(Quality factor) Q 에 영향을 미치기 때문에 충분히 적은 값을 선택하였다[5]. LC 탱크회로는 공진주파수에서 저항 성분만 남게 되는데, 이러한 저항 성분을 이용하여 α_3 의 값을 최적화하였다.

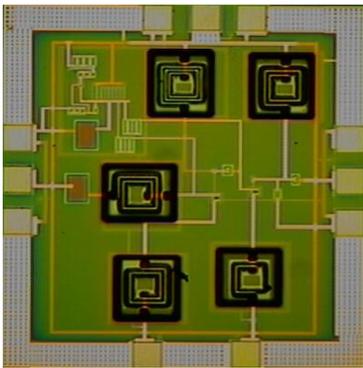


그림 3. 2.4GHz 저잡음 증폭기의 칩 사진
Fig. 3. Chip photograph of the 2.4GHz LNA

또한 IIP3(3rd-order Input Intercept Point)에 대한 g_{m2} 의 효과를 제거하기 위해 바이폴라 트랜지스터의 에미터에 연결하였다.

그림 3은 본 연구에서 제안하는 2.4GHz 저잡음 증폭기의 칩 사진을 나타낸 것이다. 이러한 회로는 TSMC 0.13- μ m 혼성신호/고주파 BiCMOS SiGe 공정 ($f_T/f_{MAX}=120/140$ GHz)으로 제작하였다. 패드를 포함한 물리적인 다이(Die) 면적은 대략 $1.1\text{m}^2 \times 1.1\text{m}^2$ 였다.

2.2.2 귀환 커패시턴스에 의한 위상 제어

높은 출력전력에서 T_1 의 비선형 베이스-에미터 커패시턴스(C_{BE})는 α_3 와 β_3 의 위상을 변화시킨다. 선형성은 이러한 위상 변화에 의해 감소된다. 따라서 병렬로 귀환 커패시턴스를 연결함으로써 α_3 와 β_3 의 위상 조절이 가능하다. T_1 의 베이스에 비선형 커패시턴스가 존재하기 때문에 T_1 의 베이스 전압 V_b , 전류 i_{T1} 과 i_{M1} , 출력전압 v_{out} 및 A_{IIP3} 는 식 (12)~(16)으로 표현할 수 있다.

$$V_b = \gamma_1 v_{in} + \gamma_2 v_{in}^2 + \gamma_3 v_{in}^3 \quad (12)$$

$$\begin{aligned} i_{T1} &= (v_{out} - \gamma_1 v_{in} - \gamma_2 v_{in}^2 - \gamma_3 v_{in}^3) C_{T1} s \\ &\quad + \alpha_1 v_{in} + \alpha_2 v_{in}^2 + \alpha_3 v_{in}^3 \end{aligned} \quad (13)$$

$$i_{M1} = (v_{out} - v_{in}) C_{M1} s + \beta_1 v_{in} + \beta_2 v_{in}^2 + \beta_3 v_{in}^3 \quad (14)$$

$$v_{out} = -[(\alpha_1 + \beta_1) Z_L] v_{in} \quad (15)$$

$$\begin{aligned} A_{IIP3} &= \\ &= \sqrt{\frac{4}{3} \left| \frac{s[(\alpha_1 + \beta_1) Z_L (C_{M1} + C_{T1}) + C_{M1} + \gamma_1 C_{T1}] + (\alpha_1 + \beta_1)}{s C_{T1} \gamma_3 - (\alpha_3 + \beta_3)} \right|} \end{aligned} \quad (16)$$

여기서 Z_L 은 출력단의 임피던스를 나타낸다.

식 (16)으로부터 알 수 있듯이 α_3 와 β_3 의 위상차는 병렬로 귀환 커패시턴스를 연결함으로써 보상할 수 있으며, 3차 상호 변조 성분의 제거가 가능하다. 또한, g_{m3} 의 위상을 조절하기 위해 게이트-드레인

커패시턴스(C_{M1})와 베이스-콜렉터 커패시턴스(C_{T1})를 사용하였고, 이를 통해 저잡음 증폭기의 IIP3가 개선됨을 확인할 수 있다.

III. 결과 및 분석

그림 4는 그림 2의 회로에서 T_1 의 에미터 단에 병렬로 LC 탱크회로를 연결한 경우와 연결하지 않은 경우에 대한 출력 전력 특성을 비교한 것이다. 앞서서도 언급했듯이 바이폴라 트랜지스터는 베이스 접합 부분에서 큰 2차 고주파 항을 초래하는 높은 비선형 커패시턴스를 가지기 때문에 베이스 커패시턴스의 감소현상을 보상하기 위해 병렬로 LC 탱크회로를 연결하였다. 그림 4로부터 알 수 있듯이 2.4GHz의 동작주파수에서 LC 탱크회로를 연결한 경우가 가장 높은 출력 전력을 보였고, 그 이외의 주파수대에서는 전력이 감소함을 알 수 있다. 이러한 효과는 IIP3의 개선에 영향을 준다.

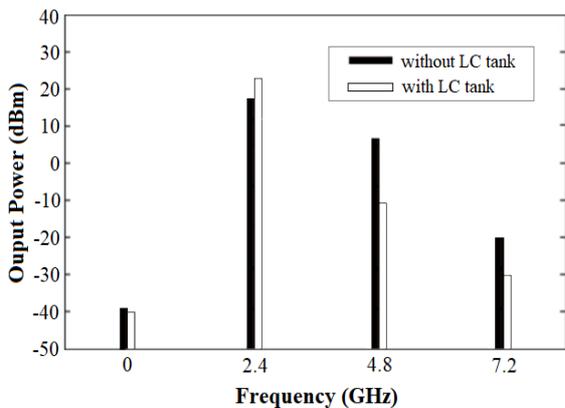


그림 4. 2차 및 고차 항 특성

Fig. 4. Properties of second- and higher-order harmonics

표 1. L_E 및 C_E 값에 따른 IIP3 결과

Table 1. IIP3 results by L_E and C_E values

L_E (nH)	C_E (pF)	IIP3(dBm)
0.11	15.12	12.4
0.11	14.12	15.5
0.11	13.12	20.1
0.13	12.12	23.5
0.13	11.12	26.7
0.13	9.12	21.3
0.15	8.12	17.5
0.15	7.12	16.2
0.15	6.12	12.5

표 1은 2.4GHz의 동작주파수에서 L_E 와 C_E 값에 따른 IIP3 특성 변화를 나타낸 것이다. IIP3에 대한 g_{m2} 의 효과를 제거하기 위해 바이폴라 트랜지스터의 에미터단에 연결하였다. 표 1로부터 알 수 있듯이 LC 탱크회로에 사용한 L_E 와 C_E 의 값에 따라 IIP3가 개선됨을 확인할 수 있다.

표 2는 2.4GHz의 동작주파수에서 C_{T1} 및 C_{M1} 값에 따른 IIP3 특성 변화를 나타낸 것이다. 본 연구에서 선형성 향상을 위해 제안하는 MBDS 기법은 식 (13)~(16)으로부터 알 수 있듯이 g_{m3} 의 위상을 조절한다. 이를 위해 C_{M1} 과 C_{T1} 을 사용하였고, 0.53pF의 C_{M1} 과 0.11pF의 C_{T1} 에 대해 26.7dBm의 가장 우수한 IIP3를 보였다.

표 3은 본 연구에서 제안하는 저잡음 증폭기에 사용한 부품 값을 요약한 것이다. 앞서서 언급했듯이 선형성은 위상 천이에 따라 감소될 수 있다. 식 (6)~(16), 그림 4 및 표 1~2로부터 알 수 있듯이 각 부품의 값은 IIP3에 큰 영향을 준다.

표 2. C_{T1} 및 C_{M1} 값에 따른 IIP3 결과

Table 2. IIP3 results by C_{T1} and C_{M1} values

C_{M1} (pF)	C_{T1} (pF)	IIP3(dBm)
0.51	0.09	12.5
0.51	0.09	17.3
0.51	0.09	19.6
0.53	0.11	21.4
0.53	0.11	26.7
0.53	0.11	25.8
0.55	0.13	22.5
0.55	0.13	19.4
0.55	0.13	18.8

표 3. 2.4GHz 저잡음 증폭기에 사용된 부품 값 요약

Table 3. Summary of component values in 2.4GHz LNA

$(W/L)_1$	$(W/L)_2$	C_{M1}	C_{T1}	C_E
288 μ m/ 0.13 μ m	193 μ m/ 0.13 μ m	0.53pF	0.11pF	11.12pF
C_{out}	L_q	L_E	L_{out}	L_s
3.5pF	5.4nH	0.13nH	1.12nH	0.95nH

그림 5는 입력전력(RF_{in})에 따른 출력전력(RF_{out}) 특성을 나타낸 것이다. 100MHz의 간격으로 2.4GHz의 동작주파수에서 두 톤(Two-tone) 성능 평가를 수행하였다. 그림 5로부터 알 수 있듯이 MBDS 기법과 식 (16)을 이용하여 제안한 저잡음 증폭기는 26.7dBm의 가장 우수한 IIP3 값을 보였다.

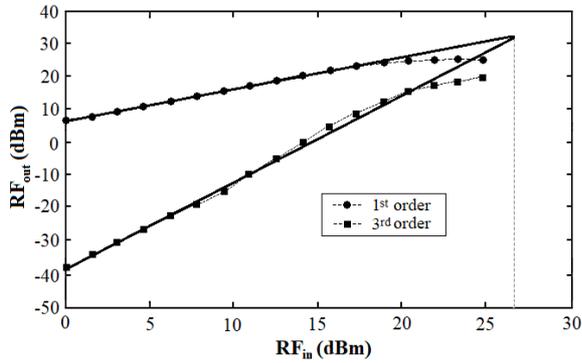


그림 5. 제안한 2.4GHz 저잡음 증폭기의 IIP3
Fig. 5. IIP3 of the proposed 2.4GHz LNA

표 4는 최근 발표된 연구 결과와 본 연구 결과를 비교한 것이다. 높은 선형성을 확보하기 위해 T_1 은 활성영역에 바이어스 되도록, M_1 은 강한 반전 영역에서 바이어스 되도록 각각 설계하였다. MBDS 기법 및 식 (6)~(16)을 이용하여 3차 출력전류의 크기 및 위상을 조절하였고, α_3 와 β_3 의 크기는 같고 위상이 반대가 되어 서로 상쇄되도록 설계하였다. 표 4로부터 알 수 있듯이 본 연구에서 제안하는 저잡음 증폭기는 최근 발표된 기존 연구 결과[2][5][9][10]에 비해 26.7dBm의 가장 우수한 IIP3 특성을 보였다.

표 4. 최근 발표된 결과와 비교 요약

Table 4. Comparison summary with recently published results

Performance	[2]	[5]	[9]	[10]	This work
Technology (μm)	0.18 (BiCMOS)	0.18 (CMOS)	0.18 (CMOS)	0.13 (CMOS)	0.13 (BiCMOS)
Frequency (GHz)	2.4	2	1.35	3.66	2.4
IIP3(dBm)	25.2	20	11.92	10.5	26.7

IV. 결 론

본 논문에서는 GHz 대역 저잡음 증폭기의 선형성 향상에 관한 연구 결과를 제안하였다. 선형성 향상을 증명하기 위해 TSMC 0.13 μm BiCMOS SiGe 공정을 이용하여 2.4GHz의 동작주파수에 동작하는 저잡음 증폭기를 제작하였다. MBDS 기법을 이용하여 3차 비선형 계수의 위상을 조절하고 2차 비선형 트랜스컨덕턴스 계수를 감소시켜 선형성을 향상시켰다. 제안하는 저잡음 증폭기는 최근 발표된 연구

결과와 비교해볼 때 26.7dBm의 가장 우수한 IIP3 특성을 보였다. 향후 MBDS 기법을 이용하여 GHz 대역 전력 증폭기와 믹서의 선형성 향상에 관한 연구를 수행할 계획이다.

References

- [1] S. H. Noh and J. Y. Ryu, "Design of 24GHz CMOS Mixer for Automotive Collision Avoidance Radar", Journal of Korean Institute of Information Technology, Vol. 12, No. 11, pp. 31-37, Nov. 2014.
- [2] S. H. Noh and J. Y. Ryu, "Linearity Enhancement Technique for GHz-Band LNA", International Journal of Applied Engineering Research, Vol. 12, No. 19, pp. 9116-9119, Oct. 2017.
- [3] H. Rastegar and J. Y. Ryu, "An Integrated High Linearity CMOS Receiver Frontend for 24-GHz Applications", Journal of Semiconductor Technology and Science, Vol. 16, No. 5, pp. 595-604, Oct. 2016.
- [4] H. Rastegar and J. Y. Ryu, "A broadband Low Noise Amplifier with built-in linearizer in 0.13- μm CMOS process", Microelectronics Journal, Vol. 46, No. 8, pp. 698-705, Aug. 2015.
- [5] H. Rastegar, J. H. Lim, and J. Y. Ryu, "A 2GHz 20dBm IIP3 Low-Power CMOS LNA with Modified DS Linearization Technique", Journal of Semiconductor Technology and Science, Vol. 16, No. 4, pp. 443-450, Aug. 2016.
- [6] S. H. Noh and J. Y. Ryu, "Design of 24GHz Low Noise Amplifier for Short Range Radar of Automotive Collision Avoidance", Journal of Korean Institute of Information Technology, Vol. 11, No. 10, pp. 23-28, Oct. 2013.
- [7] S. W. Kim and J. Y. Ryu, "Design of 24GHz Low Noise Amplifier for Automotive Radar", Journal of Korean Institute of Information Technology, Vol. 10, No. 7, pp. 41-47, Jul. 2012.
- [8] N. Nojima and T. Konno, "Cuber Predistortion Linearizer for Relay Equipment in 800 MHz Band Land Mobile Telephone System", IEEE

Transactions on Vehicular Technology, Vol. VT-34, No. 4, pp. 169177, Nov. 1985.

- [9] C. Xin and S. Sinencio, "A linearization technique for RF low noise amplifier", ISCAS, Vol. 4, pp. 31-40, May 2004.
- [10] H. Rastegar and A. Hakimi, "A High Linearity CMOS Low Noise Amplifier for 3.66 GHz Applications using Current-Reused Topology", Microelectronics Journal, Vol. 44, No. 4, pp. 301-306, Apr. 2013.
- [11] B. Razavi, "Design of Analog CMOS Integrated Circuits", McGraw-Hill, New York, NY, USA, 2001.
- [12] B. Razavi, "RF Microelectronics", Prentice-Hall, Inc., New Jersey, pp. 11-98, 1998.

저자소개

노 석 호 (Seok-Ho Noh)



1982년 : 한양대학교
전자공학과(공학사)
1990년 : 일본 동경공업대학교
물리정보공학 졸업(공학석사)
1993년 : 일본 사이타마대학교
생산정보공학 졸업(공학박사)
1993년 ~ 1998년 2월 :

한국전자통신연구소 위성방송시스템연구실 선임연구원
1998년 3월 ~ 현재 : 안동대학교 전자공학과 교수
관심분야 : 디지털방송시스템, DSP, 반도체회로설계 및
검사

류 지 열 (Jee-Youl Ryu)



1993년 2월 : 부경대학교
전자공학과(공학사)
1997년 2월 : 부경대학교
전자공학과(공학석사)
2004년 12월 : 애리조나
주립대학교 전기공학과(공학박사)
2009년 3월 ~ 현재 : 부경대학교

정보통신공학과 교수
관심분야 : 시스템-온-칩 설계, 고주파 회로 설계,
임베디드 시스템 설계